

KOREAN PATENT ABSTRACTS(KR)

Document Code:A

- (11) Publication No.1020000027302
- (21) Application No.1019980045205
- (43) Publication.Date. 20000515 (22) Application Date. 19981027

- (51) IPC Code: H01L 21/66
- (71) Applicant:

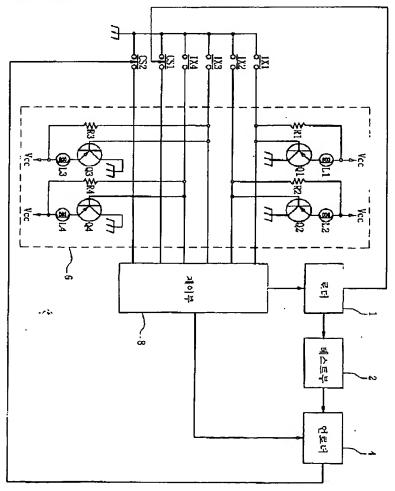
FAIRCHILD KOREA SEMICONDUCTOR LTD.

(72) Inventor:

LEE, DONG UK WON. YEONG DAE

- (30) Priority:
- (54) Title of Invention
 SEMICONDUCTOR TESTING DEVICE

Representative drawing



(57) Abstract:

PURPOSE: A semiconductor testing device is provided to prevent a manual test of a wafer, so that a loading operation and an unloading operation of a loader and an unloader in the wafer can not be performed, when a cassette sensor of the loader/the unloader in a probe station does not sense a cassette, and to eliminate a test loss such as wafer pollution generated when testing a piece of wafer.

CONSTITUTION: A semiconductor testing device comprises a loader (100), a tester(110), an unloader (120), a command signal generator, and a controller(140).

The loader has a first cassette sensing whether a cassette is mounted on, and loads the cassette for testing. The tester tests a wafer supplied from the loader. The unloader has a second cassette sensor sensing whether a cassette is mounted on, and receives the tested wafer. The command signal generator generates command signals for raising/dropping the loader by responding to a sense signal from the first cassette sensor, and generates command signals for raising/dropping the unloader by responding to a sense signal of the second sensor. The controller controls rising trends of the loader/the unloader by responding to each ascent command signal from the command signal generator, and controls descending trends of the loader/the unloader by responding to each descent command signals from the command signal generator.

COPYRIGHT 2000 KIPO

if display of image is failed, press (F5)

(19) 대한민국특허청(KR)

(12) 공개특허공보(A)

(51) Int. CI. 6 (11) 공개번호 특2000-0027302 (43) 공개일자 2000년05월 15일 H01L 21 /66 10-1998-0045205 (21) 출원번호 (22) 출원일자 1998년 10월 27일 (71) 출원인 페어차일드코리아반도체 주식회시 김덕중 경기도 부천시 원미구 도당동 82-3 (72) 발명자 이동욱 경기도 부천시 원미구 도당동 82-3 원영대 경기도 부천시 원미구 도당동 82-3 (74) 대리인 김능균, 김능균 심사청구 : 없음

(54) 반도체 테스트 장치

요약

본 발명은 웨이퍼의 매뉴얼 테스트를 방지한 반도체 테스트 장치에 관한 것으로서, 특히, 본 발명의 특징은 카세트의 탑재 유무를 감지하는 제 1 카세트 센서가 설치되고, 테스트를 위한 카세트를 로딩하는 로딩부; 상기 로딩부에서 공급된 웨이퍼를 테스트하는 테스트부; 카세트의 탑재 유무를 감지하는 제 2 카세트 센서가 설치되고, 상기 테스트부에서 테스트를 마친 웨이퍼를 수납하는 언로딩부; 상기 제 1 카세트 센서로부터의 감지신호에 응답하여 상기 로딩부를 상승 및 하강시키기 위한 명령신호들을 발생하고, 상기 제 2 카세트 센서로부터의 감지신호에 응답하여 상기 언로딩부를 상승 및 하강시키기 위한 명령신호들을 발생하는 명령신호 발생부; 및 상기 명령신호 발생부로부터의 상승 명령신호들 각각에 응답하여 상기 로딩부 및 상기 언로딩부의 상승을 제어하고, 상기 명령신호 발생부로부터의 하강 명령신호들 각각에 응답하여 상기로딩부 및 상기 언로딩부의 하강을 제어하는 제어부를 구비함에 있다.

GHS

도1

명세서

도면의 간단한 설명

도 1 은 종래의 반도체 테스트 장치를 설명하기 위한 블록도.

도 2 는 본 발명에 의한 반도체 테스트 장치를 설명하기 위한 블록도.

*도면의 주요 부분에 대한 부호의 설명

100: 로더부

110: 테스트부

120: 언로더부

130; 명령신호 발생부

140: 제어부

150; 경보신호 발생부

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 반도체 테스트 장치에 관한 것으로서, 특히, 프로브 스테이션의 로더부 및 언로더부에 구비된 카세트 센서가 카세트를 감지하지 못할 경우에 웨이퍼의 로더부 및 언로더부의 로딩 및 언로딩 동작이 수행되지 않도록 함으로써, 웨이 퍼의 수동 테스트를 방지할 수 있는 반도체 테스트 장치에 관한 것이다.

일반적으로, 프로브 스테이션은 제조된 웨이퍼의 전기적 특성을 테스트하는 장소로서, 크게 테스트를 위한 웨이퍼를 공급해주는 로더부와, 로더부로부터 공급된 웨이퍼를 테스트하는 테스트부와, 테스트부에서 테스트가 완료된 웨이퍼를 수납하는 언로더부로 나뉘어진다. 상기 로더부 및 언로더부에는 웨이터가 탑재되었는지를 감지하는 웨이퍼 센서와 웨이퍼를 당아 운반하기 위한 기구인 카세트를 감지하는 카세트 센서가 각각이 설치되어 있다. 프로브 스테이션에서의 웨이퍼 조정 (Handling)은 웨이퍼 센서와 카세트 센서에 의한 감지신호에 따라 상기 로더부 및 언로더부의 상승 및 하강동작을 제어함으로써 이루어진다.

도 1 은 종래 기술에 따른 반도체 테스트 장치를 설명하기 위한 회로도로서, 도면에 도시된 바와 같이, 웨이퍼를 공급해 주는 로더부(1)와, 로더부(1)에서 공급된 웨이퍼를 테스트하는 테스트부(2)와, 테스트부(2)에서 테스트를 마친 웨이퍼를 수납하는 언로더부(4)와, 로더부(1) 및 언로더부(4) 각각에 설치되어 카세트의 로딩 및 언로딩을 감지하는 제 1 및 제 2 카세트 센서(미도시)와, 상기 제 1 및 제 2 카세트 센서(미도시)의 감지신호에 응답하여 스위칭하는 제 1 및 제 2 카세트 센서 스위치(CS1,CS2)와, 로더(1)의 상승 및 하강 명령을 입력하기 위한 제 1 및 제 2 스위치(IX1,IX2)와, 언로더(4)의 상승 및 하강을 입력하기 위한 제 3 스위치(IX3,IX4)와, 상기 제 1,제 2,제 3 및 제 4 스위치(IX1,IX2,IX3,IX4)로부터의 출력신호에 응답하여 로더(1) 및 언로더(4)의 상승 및 하강을 알리기 위한 경보신호를 발생하는 경보신호 발생부(6)와, 제 1 카세트 센서 스위치(CS1)의 출력신호와 제 1 및 제 2 스위치(IX1,IX2)의 출력신호에 응답하여 로더(1)가 상승 및 하강하도록 제어하고, 제 1 카세트 센서 스위치(CS2)의 출력신호와 제 3 및 제 4 스위치(IX3,IX4)의 출력신호에 응답하여 언로더(4)가 상승 및 하강하도록 제어하는 제어부(8)로 구성된다.

상기 제 1 및 제 3 스위치(IX1,IX3)는 인덱서 다운 스위치(Indexer Down Switch)로, 상기 제 2 및 제 4 스위치(IX2,IX4) 는 인덱서 업 스위치(Indexer Up Switch)로 각각 불린다.

상기 경보신호 발생부(2)는 전원전압(Vcc)과, 제 1 스위치(IX1)와 제 2 스위치(IX2)와 제 3 스위치(IX3)와 제 4 스위치 (IX4) 각각의 출력단 사이에 결합된 제 1.제 2.제 3 및 제 4 풀업저항(R1,R2,R3,R4)과, 제 1 스위치(IX1)와 제 2 스위치 (IX2)와 제 3 스위치(IX3)와 제 4 스위치(IX4) 각각의 출력신호에 응답하여 각각 턴온되며 각각의 콜렉터가 접지에 결합된 제 1 ,제 2,제 3 및 제 4 피형 트랜지스터(Q1,Q,Q3,Q4)와, 전원전압(Vcc)과 제 1 ,제 2,제 3 및 제 4 피형 트랜지스터(Q1,Q,Q3,Q4) 각각의 에미터 사이에 결합된 제 1,제 2,제 3 및 제 4 램프(L1,L2,L3,L4)로 구성된다.

이와 같은 구성을 가진 종래의 웨이퍼 테스트 장치에서는 웨이퍼 센서(미도시)에 의해 웨이퍼가 감지되고, 제 1 및 제 2 카세트 센서(미도시)에 의해 카세트가 감지된 경우에 로더부(1) 및 언로더부(4)의 상승 및 하강 동작이 이루짐과 더불어 일련의 웨이퍼 취급(Handling) 동작이 수행된다.

보다 상세하게, 웨이퍼 센서(미도시) 및 제 1 및 제 2 카세트 센서(미도시)에 의해 웨이퍼 및 카세트가 각각이 감지된 상태에서, 작업자가 제 1,제 2,제 3 및 제 4 스위치(IX1,IX2,IX3,IX4)를 조작하면, 제어부(8)는 제 1 및 제 2 카세트 센서스위치(CS1,CS2)의 출력신호와 제 1 및 제 2 스위치(IX1,IX2)로부터의 출력신호에 응답하여 로더부(1)의 상승 및 하강 동작을 제어하고, 또한 제어부(8)는 제 3 및 제 4 스위치(IX3,IX4)로부터의 출력신호에 응답하여 언로더부(4)의 상승 및 하강 동작을 제어한다. 이러한 로더부(1) 언로더부(4)의 상승 및 하강 동작 사이에 웨이퍼를 테스트하기 위한 웨이퍼의 자동 취급(Handling)이 이루어진다.

한편, 종래의 웨이퍼 테스트 장치에서는 카세트에 담기진 않은 낱장의 웨이퍼가 로더(1)에 탑재되어 웨이퍼 센서(미도시)가 이를 감지하게 되면, 카세트 센서(미도시)가 카세트를 감지하지 않았는데도 불구하고, 로더부(1) 및 언로더부(4)의 상승 및 하강 동작이 이루징과 더불어 낱장 웨이퍼에 대한 테스트 동작을 진행하는 등의 일련의 웨이퍼 취급(Handling) 동작이 이루어진다. 그리고, 낱장 웨이퍼의 테스트가 완료된 후에는 다음 웨이퍼의 테스트를 진행하라는 경보신호를 발생한다.

따라서, 상술한 바와 같은 종래 기술에서는 카세트 센서들의 동작유무에 관계없이 웨이퍼 센서들만 동작하면, 낱장 웨이 퍼의 테스트 동작이 가능해지는 데, 이는 자동 테스트 기능을 쓸모 없게 만든다.

또한, 종래 기술에서는 낱장 웨이퍼를 테스트한 후에 다음의 낱장 웨이퍼의 테스트를 진행하려면 작업자가 피축정 웨이퍼 를 로더부에 올려놓는 셋업 작업이 수반되어야 하는 데, 이는 전체적인 테스트 시간의 손실의 원인이 된다.

또한, 종래 기술에서는 작업자가 웨이퍼를 개별적으로 취급하게 되므로 불순물에 의한 웨이퍼의 오염·등과 같은 테스트 손실이 유발된다.

발명이 이루고자하는 기술적 과제

본 발명은 상기와 같은 문제점을 해결하기 위하여 안출한 것으로서 본 발명의 목적은 프로브 스테이션의 로더부 및 언로더부에 구비된 카세트 센서가 카세트를 감지하지 못할 경우에 웨이퍼의 로더부 및 언로더부의 로딩 및 언로딩 동작이 수행되지 않도록 함으로써, 웨이퍼의 수동 테스트를 방지할 수 있는 반도체 테스트 장치를 제공하는 데 있다.

상기 목적을 달성하기 위하여 본 발명의 웨이퍼 조정장치는 카세트의 탑재 유무를 감지하는 제 1 카세트 센서가 설치되고, 테스트를 위한 카세트를 로딩하는 로딩부: 상기 로딩부에서 공급된 웨이퍼를 테스트하는 테스트부; 카세트의 탑재 유무를 감지하는 제 2 카세트 센서가 설치되고, 상기 테스트부에서 테스트를 마친 웨이퍼를 수납하는 언로딩부; 상기 제 1 카세트 센서로부터의 감지신호에 응답하여 상기 로딩부를 상승 및 하강시키기 위한 명령신호들을 발생하고, 상기 제 2 카세트 센서로부터의 감지신호에 응답하여 상기 언로딩부를 상승 및 하강시키기 위한 명령신호들을 발생하는 명령신호 발생부 및 상기 명령신호 발생부로부터의 상승 명령신호들 각각에 응답하여 상기 로딩부 및 상기 언로딩부의 상승을 제어하고, 상기 명령신호 발생부로부터의 하강 명령신호들 각각에 응답하여 상기 로딩부 및 상기 언로딩부의 하강을 제어하고, 상기 명령신호 발생부로부터의 하강 명령신호들 각각에 응답하여 상기 로딩부 및 상기 언로딩부의 하강을 제어하는 제어부를 구비함에 있다.

• • • • • • • •

이하, 첨부한 도면을 참조하여 본 발명의 실시예에 대하여 설명한다.

도 1 은 본 발명에 따른 반도체 테스트 장치를 설명하기 위한 블록도로서, 도면에 도시된 바와 같이, 카세트의 탑재 유무를 감지하는 제 1 카세트 센서가 설치되고, 테스트를 위한 카세트를 로딩하는 로딩부(100)와, 로딩부(100)에서 공급된 웨이퍼를 테스트하는 테스트부(110)와, 카세트의 탑재 유무를 감지하는 제 2 카세트 센서가 설치되고, 테스트부(110)에서 테스트를 마친 웨이퍼를 수납하는 언로딩부(120)와, 제 1 카세트 센서로부터의 감지신호에 응답하여 로딩부(100)를 상승및 하강시키기 위한 명령신호들을 발생하고, 제 2 카세트 센서로부터의 감지신호에 응답하여 언로딩부(120)를 상승 및 하강시키기 위한 명령신호들을 발생하는 명령신호 발생부(130)와, 명령신호 발생부(130)부터의 상승 명령신호들 각각에 응답하여 로딩부(100) 및 언로딩부(120)의 상승을 제어하고, 명령신호 발생부(130)부터의 하강 명령신호들 각각에 응답하여 상기 로딩부 및 상기 언로딩부의 하강을 제어하는 제어부(140)로 구성된다.

상기 반도체 테스트 장치는 명령신호 발생부(130)로부터의 상승 및 하강 명령신호들에 응답하여 작업자에게 로딩부(100) 및 언로딩부(120)의 상승 및 하강을 알리기 위한 경보신호를 발생하는 경보신호 발생부(150)를 더 구비한다.

상기 명령신호 발생부(130)는 로더부(100)의 상승명령을 입력하기 위한 제 1 스위치(IX1)와, 로더부(100)의 하강명령을 입력하기 위한 제 2 스위치(IX2)와, 언로더부(120)의 상승명령을 입력하기 위한 제 3 스위치(IX3)와, 언로더부(120)의 하강명령을 입력하기 위한 제 4 스위치(IX4)와, 상기 제 1 카세트 센서의 감지신호에 각각 응답하여 스위칭하는 제 1 및 제 2 카세트 센서 스위치(CS1,CS2)와, 상기 제 2 카세트 센서의 감지신호에 각각 응답하여 스위칭하는 제 3 및 제 4 카세트 센서 스위치(CS3,CS4)와, 제 1,제 2,제 3 및 제 4 카세트 센서 스위치(CS1,CS2,CS3,CS4)의 출력신호 각각에 응답하여 인에이블되며, 제 1, 제 2,제 3 및 제 4 스위치(IX1,IX2,IX3,IX4) 각각의 출력신호를 버퍼링하여 출력하는 제 1,제 2,제 3 및 제 4 삼상태 버퍼(B1,B2,B3,B4)와, 전원전압(Vcc)과 제 1,제 2,제 3 및 제 4 삼상태 버퍼(B1,B2,B3,B4) 각각의 입력단 사이에 결합되어 상기 제 1,제 2,제 3 및 제 4 삼상태 버퍼(B1,B2,B3,B4) 각각의 입력단 제 1,제 2,제 3 및 제 4 풀업저항(R1,R2,R3,R4)으로 구성된다.

상기 경보신호 발생부(150)는 전원전압(Vcc)과 명령신호 발생부(130)의 제 1,제 2,제 3 및 제 4 출력단(a,b,c,d) 사이에 각각 결합된 제 5,제 6,제 7 및 제 8 풀업저항(R5,R6,R7,R8)과, 명령신호 발생부(130)의 상승 및 하강 명령신호들에 각각응답하여 턴온되며, 콜렉터가 접지에 결합된 제 1,제 2,제 3 및 제 4 피형 트랜지스터(Q1,Q2,Q3,Q4)와, 전원전압(Vcc)과 제 1,제 2,제 3 및 제 4 피형 트랜지스터(Q1,Q2,Q3,Q4) 각각의 에미터 사이에 결합된 제 1,제 2,제 3 및 제 4 램프(L1,L2,L3,L4)로 구성된다.

상기와 같이 구성된 본 발명의 실시예의 작동전반에 대하여 기술하면 다음과 같다.

도 2 를 참조하여, 제 1,제 2,제 3 및 제 4 삼상태 버퍼(81,82,83,84)의 입력단은 풀업저항들(R1,R2R3,R4)에 의해 풀업되어 각 입력단의 전위는 전원전압(Vcc) 레벨을 유지하게 된다. 또한 제 1,제 2,제 3 및 제 4 삼상태 버퍼(B1,B2,B3,B4)와 제어부(140)간의 라인들은 경보신호 발생부(150)의 풀업저항들(R5,R6,R7,R8)에 의해 풀업되어 각 라인들의 전위는 전원전압(Vcc) 레벨을 유지하게 된다.

이와 같은 상태에서, 먼저 로더부(100)의 상승동작을 살펴본다. 로더부(100)에 설치된 웨이퍼 센서(미도시)에 의해 웨이퍼가 감지됨과 더불어 로더부(100)에 설치된 카세트 센서에 의해 카세트가 감지되는 경우에, 명령신호 발생부(130)의 카세트 센서 스위치(CS1)는 카세트 센서에 의한 감지신호에 응답하여 스위칭하며, 논리'로우'레벨의 인에이블 신호를 발생하여 제 1 상상태 버퍼(B1)의 제어단에 인가한다. 이에 따라 제 1 상상태 버퍼(B1)가 인에이블된다.

상술한 바와 같이 제 1 삼상태 버퍼(81)가 인에이블된 상태에서, 작업자가 제 1 스위치(IX1)를 누르면, 제 1 스위치(IX1)는 논리 '로우'레벨의 신호를 발생하여 제 1 삼상태 버퍼(B1)의 입력단에 인가하게 되고, 제 1 삼상태 버퍼(B1)는 이 입력신호를 버퍼링한 후 논리 '로우'레벨의 상승 명령신호를 출력한다. 이 상승 명령신호는 제어부(140)에 인가됨과 동시에 경보신호 발생부(150)의 제 1 피형 트랜지스터(Q1)의 베이스에 인가된다.

그러면, 제어부(140)는 상기 상승 명령신호에 응답하여 로더부(100)가 상승하도록 카세트 업다운모터(미도시)를 제어한다 . 여기서, 카세트 업다운모터(미도시)는 로더부(100)에 설치되어 로더부(100)를 상승 또는 하강시키는 모터를 말한다. 한편, 경보신호 발생부(150)에서는 상기 상승 명력신호에 의해 제 1 피형 트랜지스터(Q1)가 턴온되고, 순차적으로 제 1 램프(L1)가 점등되어 경보신호가 발생된다. 이렇게 함으로써, 경보신호 발생부(150)는 작업자에게 로더부(미도시)가 상승하고 있음을 알리게 된다.

이하, 로더부(100)의 하강동작을 살펴본다. 웨이퍼 센서(미도시)에 의해 웨이퍼가 감지됨과 더불어 제 2 카세트 센서(미도시)에 의해 카세트가 감지된 경우에 제 2 카세트 센서 스위치(CS1)는 제 2 카세트 센서(미도시)로부터의 감지신호에 응답하여 스위칭하며, 논리 '로우'레벨의 신호를 발생하여 제 2 삼상태 버퍼(B2)의 제어단에 인가한다. 이에 따라 제 2 삼상태 버퍼(B2)가 인에이블된다.

상술한 바와 같이 제 2 삼상태 버퍼(B2)가 인에이블된 상태에서 작업자가 제 2 스위치(IX2)를 누르면, 제 2 스위치(IX2)는 논리 '로우'레벨의 신호를 발생하여 제 2 삼상태 버퍼(B1)의 입력단에 인가한다.

그러면, 제 2 삼상태 버퍼(B2)는 제 2 스위치(IX2)의 출력신호를 버퍼링한 후 논리'로우'레벨의 하강 명령신호를 발생하여 제어부(140)에 인가함과 동시에 경보신호 발생부(150)의 제 2 피형 트랜지스터(Q2)의 베이스에 인가한다.

그러면, 제어부(140)는 상기 하강 명령신호에 응답하여 로더부(100)가 하강하도록 카세트 업다운모터(미도시)를 제어한다

한편, 경보신호 발생부(40)에서는 명령신호 발생부(130)로부터의 하강 명령신호에 응답하여 제 2 피형 트랜지스터(02)가 턴온되고, 순차적으로 제 2 램프(L2)가 점등되어 경보신호가 발생된다. 이렇게 함으로써, 경보신호 발생부(150)는 작업자에게 로더부(미도시)가 상승하고 있음을 알리게 된다.

따라서, 본 발명의 바람직한 실시예에서는 로더부(100)에 카세트가 적재되지 않으면, 카세트 센서(CS1,CS2)에서 감지신호가 발생되지 않으며, 제 1 및 제 2 삼상태 버퍼(B1,B2)가 인에이블되지 않으므로, 제 1 상승 및 하강 스위치(IX1,IX2)의 작동에 관계없이 로더부(100)의 상승 및 하강 동작이 실행되지 않는다.

한편, 테스트부(110)는 로더부(140)에서 공급된 웨이퍼들의 전기적 특성을 차례대로 테스트하며, 언로더부(120)는 빈 카 세트를 탑재하고 테스트부(110)에서 테스트를 마친 웨이퍼를 수납한다.

본 발명의 바람직한 실시예에 따른 언로더부(120)의 상승 및 하강동작은 상기의 로더부(100)의 동작과 유사하므로, 이하 그 상세한 설명을 생략하기로 한다.

본 발명의 바람직한 실시예에서는 언로더부(120)에 카세트가 적재되지 않으면, 카세트 센서(CS3,CS4)에서 감지신호가 발생되지 않으며, 제 3 및 제 4 삼상태 버퍼(B1,B2)가 인에이블되지 않게 되므로, 제 2 상승 및 하강 스위치(IX3,IX4)의 작동에 관계없이 언로더부(120)의 상승 및 하강 동작이 실행되지 않는다.

발명의 효과

따라서, 상술한 바와 같이 본 발명에서는 카세트가 로더부 및 언로더부에 탑재되지 않을 경우에 로더부 및 언로더부의 상 승 및 하강 동작이 이루어지지 않도록 함으로써, 매뉴얼에 의한 낱장 웨이퍼의 테스트를 방지하고, 낱장 웨이퍼 테스트시 발생되는 웨이퍼 오염 등과 같은 테스트 로스를 제거할 수 있는 효과가 있다.

(57) 청구의 범위

청구항 1. 카세트의 탑재 유무를 감지하는 제 1 카세트 센서가 설치되고, 테스트를 위한 카세트를 로딩하는 로딩부;

상기 로딩부에서 공급된 웨이퍼를 테스트하는 테스트부;

카세트의 탑재 유무를 감지하는 제 2 카세트 센서가 설치되고, 상기 테스트부에서 테스트를 마친 웨이퍼를 수납하는 언로 당부;

상기 제 1 카세트 센서로부터의 감지신호에 응답하여 상기 로딩부를 상승 및 하강시키기 위한 명령신호들을 발생하고, 상기 제 2 카세트 센서로부터의 감지신호에 응답하여 상기 언로딩부를 상승 및 하강시키기 위한 명령신호들을 발생하는 명령신호 발생부; 및

상기 명령신호 발생부로부터의 상승 명령신호들 각각에 응답하여 상기 로딩부 및 상기 언로딩부의 상승을 제어하고, 상기 명령신호 발생부로부터의 하강 명령신호들 각각에 응답하여 상기 로딩부 및 상기 언로딩부의 하강을 제어하는 제어부를 구비하는 것을 특징으로 하는 반도체 테스트 장치.

청구항 2. 제 1 항에 있어서,

상기 명령신호 발생부는 상기 로더부의 상승명령을 입력하기 위한 제 1 스위치와, 상기 로더부의 하강명령을 입력하기 위한 제 2 스위치와, 상기 언로더부의 상승명령을 입력하기 위한 제 3 스위치와, 상기 언로더부의 하강명령을 입력하기 위한 제 4 스위치와, 상기 제 1 카세트 센서의 감지신호에 각각 응답하여 스위칭하는 제 1 및 제 2 카세트 센서 스위치와, 상기 제 2 카세트 센서의 감지신호에 각각 응답하여 스위칭하는 제 3 및 제 4 카세트 센서 스위치와, 상기 제 1,제 2,제 3 및 제 4 카세트 센서 스위치의 출력신호 각각에 응답하여 인에이블되며, 상기 제 1, 제 2,제 3 및 제 4 스위치 각각의 출력신호를 버퍼링하여 출력하는 제 1,제 2,제 3 및 제 4 삼상태 버퍼와, 전원전압과 상기 제 1,제 2,제 3 및 제 4 삼상태 버퍼 각각의 입력단 사이에 결합되어 상기 제 1,제 2,제 3 및 제 4 삼상대 버퍼 각각의 입력단 사이에 결합되어 상기 제 1,제 2,제 3 및 제 4 삼상대 버퍼 각각의 입력단을 전원전압 레벨로 풀업시키기 위한 제 1,제 2,제 3 및 제 4 플업저항으로 구성되는 것을 특징으로 하는 반도체 테스트 장치.

청구항 3. 제 1 항에 있어서,

상기 명령신호 발생부로부터의 상승 및 하강 명령신호들에 응답하여 작업자에게 상기 로딩부 및 언로딩부의 상승 및 하강을 알리기 위한 경보신호를 발생하는 경보신호 발생부를 더 구비하는 것을 특징으로 하는 반도체 테스트 장치.

청구항 4. 제 3 항에 있어서,

상기 경보신호 발생부는 상기 전원전압과 상기 명령신호 발생부의 제 1,제 2 ,제 3 및 제 4 출력단 사이에 각각 결합된 제 5,제 6,제 7 및 제 8 풀업저항과, 상기 명령신호 발생부의 상승 및 하강 명신호들에 대응하여 턴온되며, 콜렉터가 접지에 결합된 제 1,제 2,제 3 및 제 4 피형 트랜지스터와, 상기 전원전압과 상기 제 1.제 2,제 3 및 제 4 피형 트랜지스터 각각의 에미터 사이에 결합된 제 1,제 2,제 3 및 제 4 램프로 구성되는 것을 특징으로 하는 반도체 테스트 장치.

도면

도면1

